

Павел Трибунский (г. Москва)

ВСЕ, ЧТО ОКРУЖАЕТ ПЛИС – ПОСТАВЛЯЕТ MAXIM!



Сложно переоценить роль **программируемых логических интегральных схем (ПЛИС)** в современной цифровой схемотехнике. ПЛИС применяются при разработке и отладке процессоров, специализированных цифровых микросхем, алгоритмов цифровой обработки сигналов и т.д. Основными (но не единственными) производителями чипов ПЛИС являются компании **Altera** и **Xilinx**. А компания **Maxim Integrated** производит полный спектр «обвязки» для этих ИС.

Программируемые логические устройства (PLD) произвели революцию в мире цифровой схемотехники более чем 25 лет назад, предлагая разработчику пустой чип для его программирования и реализации множества функций. PLD могут иметь низкую плотность (емкость) логических ячеек и называться «сложные программируемые логические схемы» (англ. – complex programmable logic devices, CPLD's), или иметь большую емкость логических ячеек, реализованных на базе статической оперативной памяти с произвольным доступом (SRAM), и называться «программируемыми вентиляемыми матрицами» – ПЛИС (англ. – field programmable gate array, FPGA). Вдобавок, помимо реализации логических функций и регистров массива логических элементов, можно использовать такие встроенные функции, как память, управление тактовыми сигналами, драйверы ввода-вывода различных стандартов, трансиверы с высокой скоростью передачи данных, MAC-уровни Ethernet, функциональные блоки сигнальной обработки, а также встраиваемые процессоры.

Применение программируемых логических устройств предполагает ввод, обработку, управление и вывод данных, однако эти функции ограничены областью цифровых сигналов, в то время как реальный мир по своей природе имеет аналоговый характер (температура, давление, звук, зрение, напряжение, ток, частота, и др.). Большая часть данных, распространяющаяся по проводам или радио, имеет аналоговую природу, которая должна быть преобразована в дискретный вид для последующей обработки в ПЛИС. **Maxim Integrated**, как один из мировых лидеров в области производства электронных компонен-

тов, делает аналоговый мир доступным миру цифровому.

С позиции инфраструктуры ПЛИС, Maxim Integrated предлагает решения в таких основных областях как:

- аналого-цифровое преобразование сигналов;
- обработка мультимедийного контента (звук, изображение);
- интерфейсы ввода-вывода данных;
- формирование и распределение тактового сигнала;
- блоки аналоговой обработки сигналов;

- защита интеллектуальной собственности на уровне микропрограмм (программный код, алгоритмы сигнальной обработки) от несанкционированного доступа и копирования;

- мониторинг состояния функциональных узлов в системах с ответственным применением;

- управление питанием (рисунок 1).

Рассмотрим подробнее предлагаемые решения по некоторым из указанных направлений.

Преобразование аналоговых и цифровых сигналов

Мы живем в мире, в котором человек видит, слышит, ощущает запах, вкус, прикосновение. Сигналы реального мира имеют аналоговую природу, и возникает необходимость их преобразования в цифровой вид при помощи АЦП, после чего они могут быть обработаны в ПЛИС. По завершении обработки цифровой сигнал преобразуется

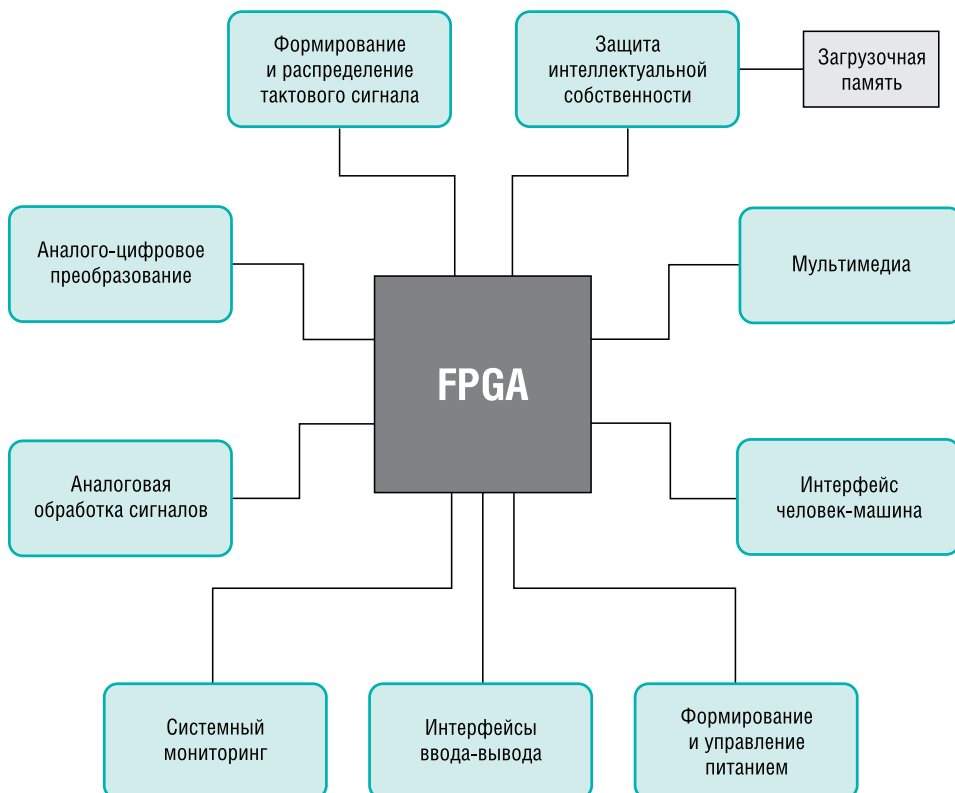


Рис. 1. Периферия ПЛИС

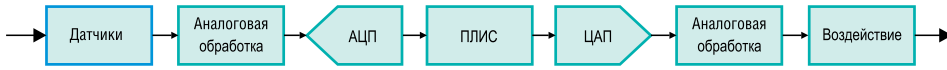


Рис. 2. Типовая цепь обработки аналогового сигнала

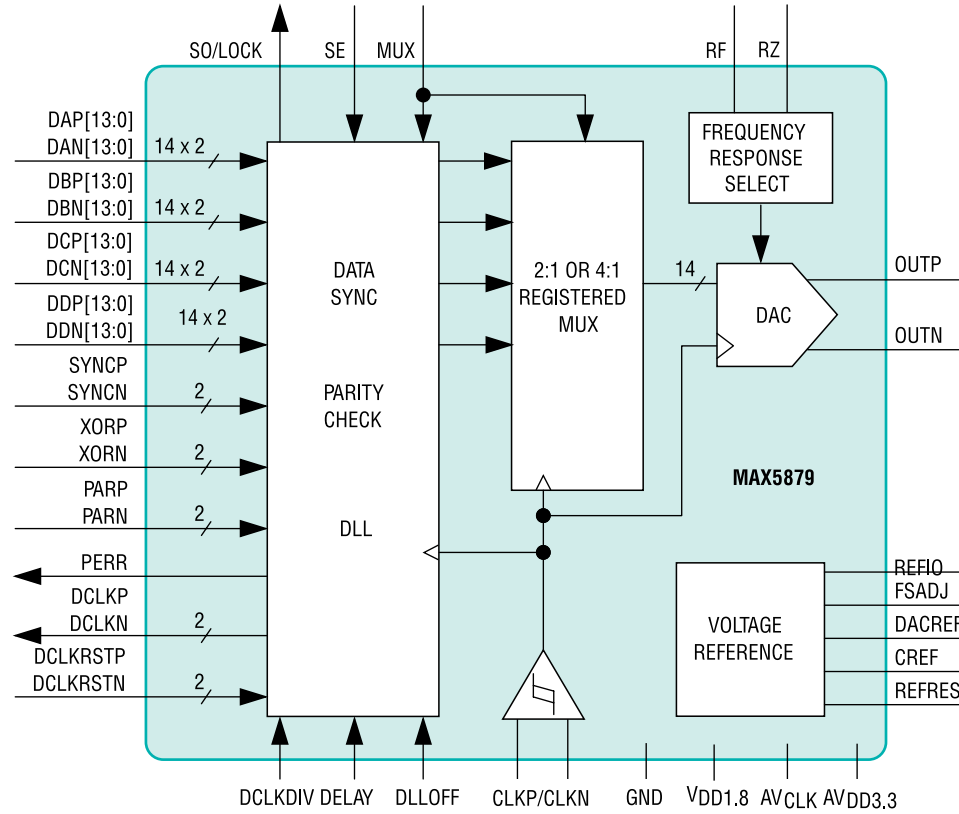


Рис. 3. Внутренняя структура RF DAC MAX5879

обратно в аналоговый вид при помощи ЦАП (рисунок 2). Однако история аналогового сигнала не начинается и не заканчивается на преобразовании, в игру вступают операционные усилители, усилители с программируемым коэффициентом усиления, фильтры, смесители, задача которых заключается в предварительной обработке и постобработке аналогового сигнала. Компания Maxim Integrated предлагает разработчику широкий выбор изделий для решения задачи преобразования аналоговых и цифровых сигналов. Сюда входят различные MEMS-датчики, АЦП и ЦАП с высокой разрядностью и скоростью преобразования.

Принимая решение при выборе АЦП и ЦАП, системный инженер отвечает на вопросы:

- Какой должна быть схема обработки аналогового сигнала, предшествующая АЦП;
- Какова должна быть скорость оцифровки и разрядность АЦП;
- Какие параметры являются критическими.

На веб-сайте компании Maxim Integrated представлены руководства по выбору и применению АЦП и ЦАП.

Отметим некоторые интересные тенденции.

Для систем с квадратурным формированием и обработкой сигнала на видеочастоте, таких как программные радиомодемы (*Software Defined Radio*) с нулевой промежуточной частотой (Zero IF), где необходимо иметь два АЦП в приемнике и два ЦАП в передатчике, Maxim Integrated выпускает микросхемы так называемого Analog Front-End. В одном корпусе комбинируются высокоскоростной сдвоенный АЦП, высокоскоростной сдвоенный ЦАП для формирования и обработки квадратурных I/Q-каналов, а также несколько высокочастотных АЦП и ЦАП последовательного приближения для контроля и регулирования параметров радиочастотного тракта, например — коэффициента усиления приемника. Такое решение позволяет сэкономить стоимость набора дискретных микросхем и место на печатной плате радиомодема.

В сфере беспроводных телекоммуникаций, а также в военной промышленности так называемых радиочастотных АЦП и ЦАП (RF ADC, RF DAC). Этот класс устройств позволяет выполнять преобразование сигнала на частоте семплирования в несколько ГГц. Так, например, микросхема ЦАП **MAX5879** (рисунок 3) позволяет формировать аналоговый сигнал на частоте следования отсчетов до

2,3 ГГц с 14-битным разрешением. В микросхему встроена система выравнивания задержки фронта сигналов шины данных с тактовым сигналом, что очень важно при использовании предельной скорости формирования отсчетов. Указанная модель ЦАП содержит также систему проверки данных на четность, что позволяет обеспечить мониторинг сбоев шины данных ЦАП со стороны ПЛИС, и систему пережатия данных (скремблер), предотвращающую появление на выходе ЦАП сосредоточенных спектральных составляющих в ситуациях, когда входящий поток данных имеет повторяющуюся структуру.

Еще одна интересная тенденция — применение высокоскоростных АЦП и ЦАП с последовательным интерфейсом. Данное решение направлено на экономии портов ввода-вывода данных со стороны ПЛИС. Современные системы на ПЛИС зачастую требуют применения большого количества IO-сигналов, количество портов ввода-вывода ПЛИС ограничено и может быть недостаточным для решения конкретной задачи. Применение высокоскоростных АЦП и ЦАП с последовательной шиной данных решает эту проблему. Например, микросхема **MAX19527** (рисунок 4) содержит 8 АЦП с разрешением 12 бит и максимальной частотой семплирования 50 МГц. Для каждого АЦП в микросхеме предусмотрен конвертер параллельной шины в последовательную (Serializer), данные от каждого АЦП передаются в ПЛИС по одной дифференциальной паре (LVDS). В результате системный разработчик получает выигрыш — количество физических линий ввода-вывода от восьми АЦП составляет $8 \times 2 = 16$ вместо $8 \times 12 = 96$ в случае применения АЦП с параллельным интерфейсом данных.

Решения для защиты интеллектуальной собственности

Для современных разработчиков доступны ПЛИС, в которых используются различные технологии защиты конфигурационных данных, такие как однократно программируемые (*One-Time-Programmable*) ПЗУ, выполненные по технологии Antifuse, перепрограммируемые ячейки памяти на основе FLASH, конфигурируемые логические ячейки на основе статической памяти (SRAM).

Решения на основе технологий Antifuse и FLASH обеспечивают достаточно высокую защищенность конфигурационных данных, хранящихся внутри чипа ПЛИС и защищают их от считывания. Однако существуют способы, такие как распаковка, считывание данных в момент загрузки, сканирование контраста напряжений электронным лучом, воздействие ионным лучом, направленные на нарушение работы механизмов защиты и извлечение конфигурационных данных. Потенциальный

взломщик может воспользоваться одним из доступных способов и клонировать оригинальную разработку.

В микросхемах ПЛИС класса High-End применяются технологии встроенной криптографической защиты и механизмы идентификации, однако, такие способы неэффективны с точки зрения цены и неприменимы в отраслях, где стоимость решения имеет важное значение, например, на рынке потребительской электроники. Тем не менее, схема защиты интеллектуальной собственности должна быть надежной, простой в применении и иметь минимальное влияние на ресурс ПЛИС (количество используемых портов, потребление) и стоимость всего решения.

Компания Maxim Integrated предлагает решение, основанное на идентификации при помощи аутентификационного кода (*Message Authentication Code*) (рисунки 5). Защитный чип принимает от ПЛИС случайную последовательность данных, производит вычисления и формирует MAC-сообщение, после чего отправляет его в ПЛИС, где сравнивается принятое MAC-сообщение и сформированное внутри ПЛИС по тому же алгоритму шифрования. Если оба кода совпадают, сообщение, принятое от защитного чипа, является достоверным, а идентификация — пройденной успешно.

С точки зрения взломщика будет довольно проблематично записать все возможные отклики защитного чипа с целью их дальнейшего воспроизведения в ответ на случайные последовательности, поступающие от ПЛИС.

Микросхема **DS28E01-100** от компании Maxim Integrated содержит в себе ядро криптографического кодирования, 128 байт пользовательской памяти, секретный ключ для внутреннего использования и уникальный идентификатор без возможности перезаписи (рисунки 6). Однопроводной интерфейс DS28E01-100 уменьшает количество линий связи с ПЛИС до одного проводника, что особенно важно в случаях, когда количество свободных портов ввода-вывода ПЛИС ограничено.

Питание

На сегодняшний день существует два вида программируемых логических устройств:

- программируемые логические интегральные схемы (ПЛИС, FPGA);
- программируемые логические матрицы (CPLD).

Каждый из них, в зависимости от сложности схемы конечного устройства, а также используемой микросхемы, требует от 3 до 15 каналов питания.

Особенности питания ПЛИС

Современные ПЛИС используют канал питания ядра, который подает пи-

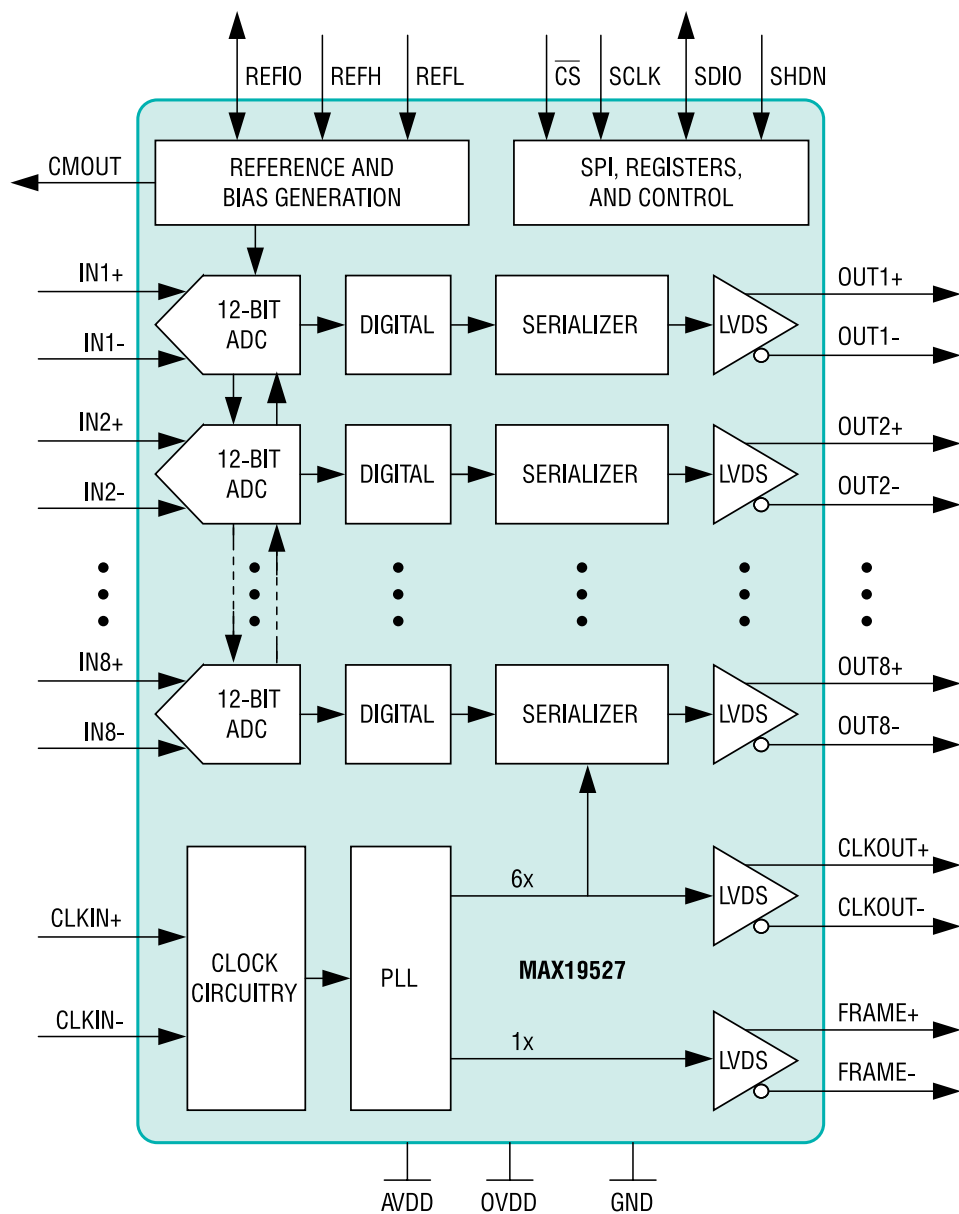


Рис. 4. Внутренняя структура 8-канального АЦП с последовательным интерфейсом MAX19527

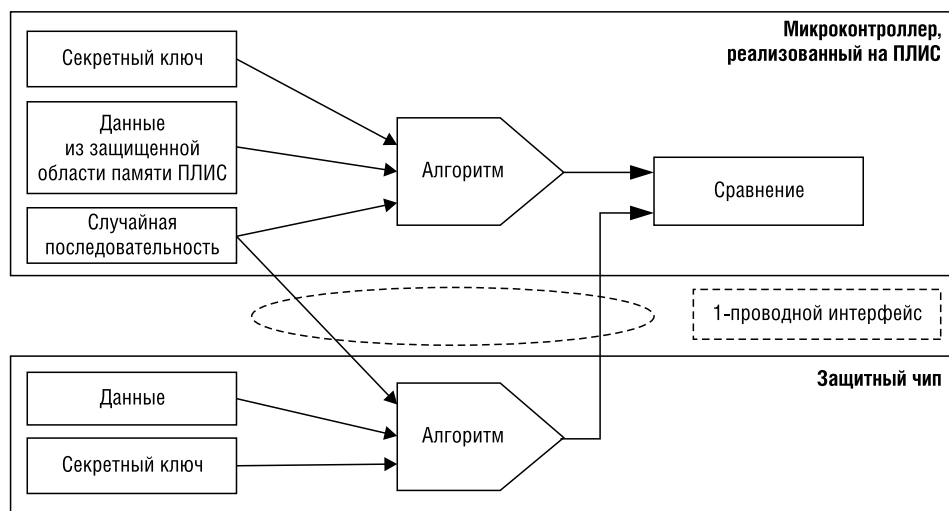


Рис. 5. Принцип действия защитного механизма

тание почти на всю микросхему и имеет наибольшую потребляемую мощность. Переход на каждый новый технологи-

ческий уровень (90 нм > 65 нм > 40 нм) снижает напряжение питания ядра. Внешнее питание подается на конфи-

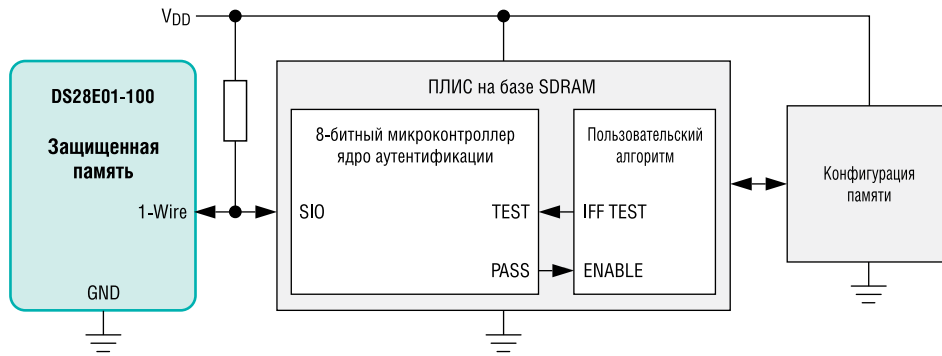


Рис. 6. Решение на базе DS2801-100

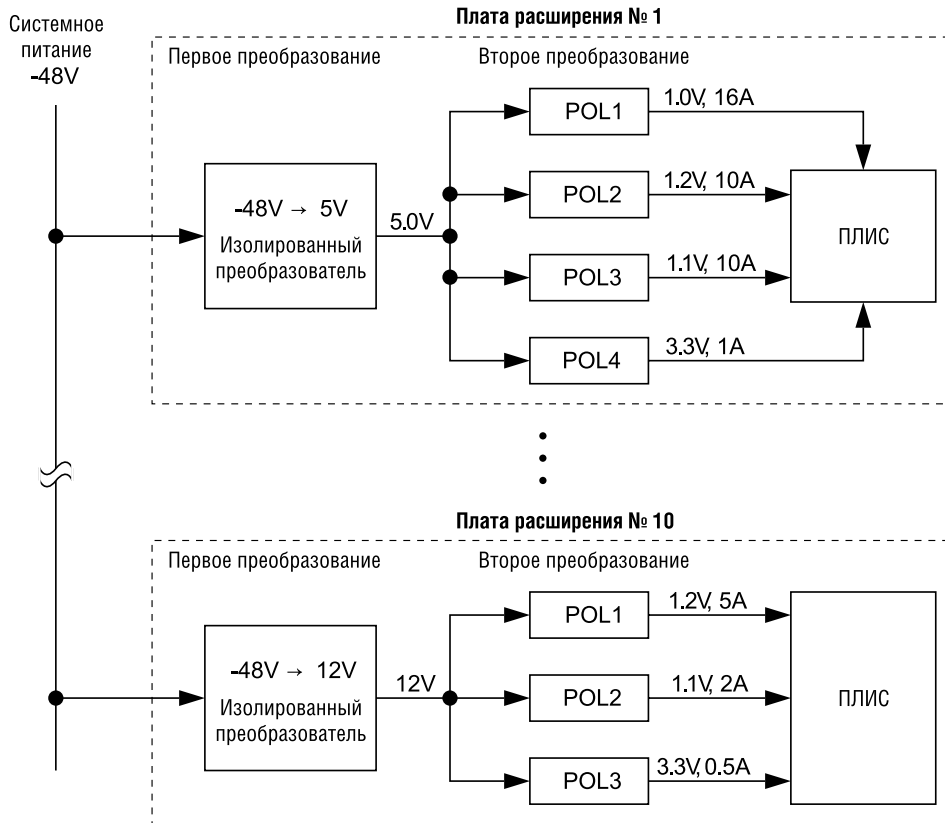


Рис. 7. Пример схемы питания ПЛИС Altera семейства Stratix в телекоммуникационной системе

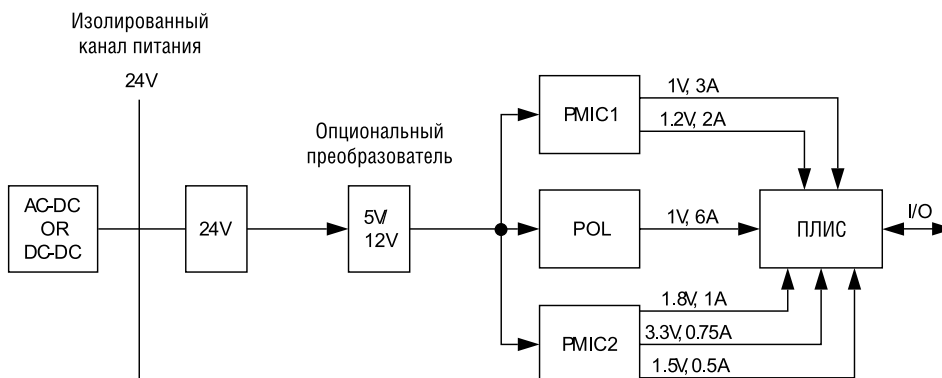


Рис. 8. Пример системы питания ПЛИС Altera Arria в промышленных применениях

гуграционную логику, клок-менеджеры, кроме того, ПЛИС используют для преобразования стандартных интерфейсов, поэтому каждый IO-драйвер может иметь свой собственный канал питания 1,2...3,3 В.

Особое внимание следует уделить питанию высокоскоростных SerDes-преобразователей, работающих со скоростями передачи данных 155 Мбит/с...28 Гбит/с и выше, каждый из которых может потреблять от

источника питания ток от единиц до десятков А.

При разработке системы питания ПЛИС необходимо учесть такие основные моменты, как:

- величина первичного напряжения питания системы;
- требуемое количество каналов питания ПЛИС;
- мощность, потребляемая микросхемой ПЛИС от источника питания;
- КПД каждого из каналов питания;
- очередность включения каналов (секвенсирование (Sequencing));
- обеспечение электромагнитной совместимости (пульсации напряжения, взаимное влияние каналов питания).

Для большинства задач применение отдельных источников для каждого канала питания является непрактичным, поэтому компании Altera и Xilinx выпускают к своим ПЛИС руководства по возможному объединению каналов.

Архитектура системы питания

Архитектура системы питания ПЛИС определяется множеством факторов, например, такими как сфера применения ПЛИС (телекоммуникационное оборудование, вычисления, промышленная автоматизация, мобильные устройства), нагрузочная способность и КПД источника питания, диапазон изменения преобразуемого напряжения.

Большая часть телекоммуникационного оборудования строится по модульному принципу на основе конструктива типа «Евромеханика/Евростандарт» (рисунок 7). При таком построении системы все модули питаются от единого напряжения -48 В или -60 В [3] с последующим преобразованием до некоторого промежуточного значения (например, 12 В или 5 В), а затем — до необходимых величин. Модули, как правило, гальванически развязаны друг от друга в целях безопасности и во избежание возникновения токовых петель и взаимных помех.

В промышленных системах и системах автоматизированного управления очень часто переменное сетевое напряжение преобразуется в системное напряжение 24 В при помощи изолированных преобразователей. Требуемое количество каналов питания ПЛИС формируется от системного при помощи понижающих преобразователей (рисунок 8).

Потребительская техника и мобильная электроника питаются от аккумуляторных батарей, напряжение которых на выходе в процессе разрядки может изменяться в достаточно широком диапазоне (например — 3,6...12 В). Стабилизатор, формирующий питание ПЛИС, должен поддерживать широкий диапазон входных напряжений (рисунок 9). Требования к изоляции входа и выхода

источника в данном случае не предъявляются.

В простейшем случае в качестве вторичного источника может быть применен многоканальный импульсный преобразователь напряжения 5/12 В, формирующий все необходимые микросхеме ПЛИС напряжения питания, с подачей их в определенной последовательности и при этом — с минимальным количеством электронных компонентов снаружи, что ведет к удешевлению стоимости изделия.

Перечень требований, которые должен выполнить системный инженер при разработке проекта, достаточно широк, и для всех описанных случаев компания Maxim Integrated может предложить соответствующие решения:

- изолированные преобразователи AC/DC и DC/DC с высоким КПД и мощностью от единиц до сотен Вт;
- неизолированные импульсные преобразователи со входным напряжением 4,5...60 В;
- контроллеры первичного питания, поддерживающие ток в нагрузке до 300 А;
- вторичные импульсные многоканальные преобразователи.

Как известно, в современной электронике применяются стабилизаторы напряжения двух видов — линейные и импульсные. Линейные стабилизаторы обеспечивают ток в нагрузке от десятков мА до единиц А, но имеют недостаток — низкий КПД. Сам принцип линейного преобразования имеет диссипативный характер, а именно — напряжение на входе конвертируется в более низкое напряжение на выходе без преобразования тока, а соответственно — и мощности, «лишняя» мощность рассеивается корпусом стабилизатора. Импульсные стабилизаторы работают по принципу преобразования энергии и обеспечивают КПД до 95%, имеют низкие собственные токи утечки и позволяют получить ток в нагрузке от сотен мА до сотен А.

Возникает логичный вопрос — почему же линейные стабилизаторы не могут быть полностью заменены импульсными? Дело в том, что импульсный стабилизатор является источником помех, подавить которые до необходимого уровня в некоторых случаях не представляется возможным. Микросхемы ПЛИС, несмотря на свою цифровую природу, содержат в себе аналоговые цепи и цепи со смешанной структурой, чувствительные к качеству питания. Критичными с точки зрения помех от импульсного стабилизатора являются каналы питания встроенных в ПЛИС схем ФАПЧ (VCC_PLLA), каналы распределения тактового сигнала, высокоскоростных SerDes-преобразователей. Так, например, наличие помех в канале питания схемы ФАПЧ может привести к увели-

чению джиттера системы тактирования, помехи по питанию высокоскоростных интерфейсов ввода-вывода — к ложным срабатываниям и появлению битовых ошибок и, как результат, к дестабилизации системы цифровой обработки, построенной на ПЛИС. В случаях, когда необходимо обеспечить питание с наименьшим уровнем помех, несмотря на низкий КПД, применяются линейные стабилизаторы. В описании и руководстве по проектированию производителей микросхем ПЛИС выделяют каналы питания, критичные к наличию помех.

Помимо функции стабилизации напряжения, импульсные источники питания компании Maxim Integrated имеют такие опции, как:

- **функция секвенсора** — включение каналов питания в определенной последовательности;
- **монотонность нарастания напряжения** на выходе стабилизатора при подаче питания;
- **мягкий старт**;
- **повышенная скорость регулирования тока динамической нагрузки**. В процессе работы алгоритма цифровой обработки ток, потребляемый микросхемой ПЛИС от источника питания, может измениться в значительных пределах. Задачей стабилизатора в таких условиях является своевременная реакция на изменения тока в динамической нагрузке;
- **синхронизация от внешнего генератора**. В случае формирования нескольких каналов питания ПЛИС дискретными импульсными источниками возможно возникновение проблем электромагнитной совместимости, причиной которых является разница частоты переключения силовых элементов каждого из используемых стабилизаторов. Применение синхронизации нескольких каналов питания от одного задающего генератора позволяет частично или пол-

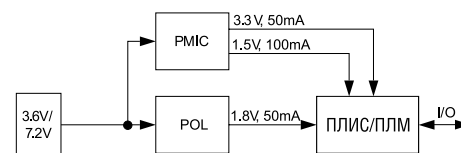


Рис. 9. Пример схемы питания ПЛИС в мобильных приложениях

ностью избежать возникновения таких ситуаций;

- **полифазная синхронизация нескольких каналов питания**. Данный прием является результатом развития идеи синхронизации от единого задающего генератора силовых элементов нескольких каналов питания. Когда переключение происходит в один момент времени, импульсные токи синфазно складываются и создают кондуктивные помехи, способные привести к дестабилизации системы на ПЛИС. Метод полифазной синхронизации подразумевает временное разделение моментов переключения силовых элементов, а соответственно — возникновение пиковых токов каждого из каналов питания на периоде регулирования. Например, при использовании трехканального импульсного преобразователя разность фаз между моментами срабатывания силовых ключей составляет 120°;
- **удаленный контроль напряжения питания на нагрузке**;
- **возможности программного управления**.

Выбор оптимального решения

Как было сказано ранее, при разработке системы питания ПЛИС необходимо выполнить следующие шаги:

- определить, каким будет напряжение питания на входе;
- определить требуемое количество каналов питания;
- определить требования по каждому каналу питания ПЛИС;

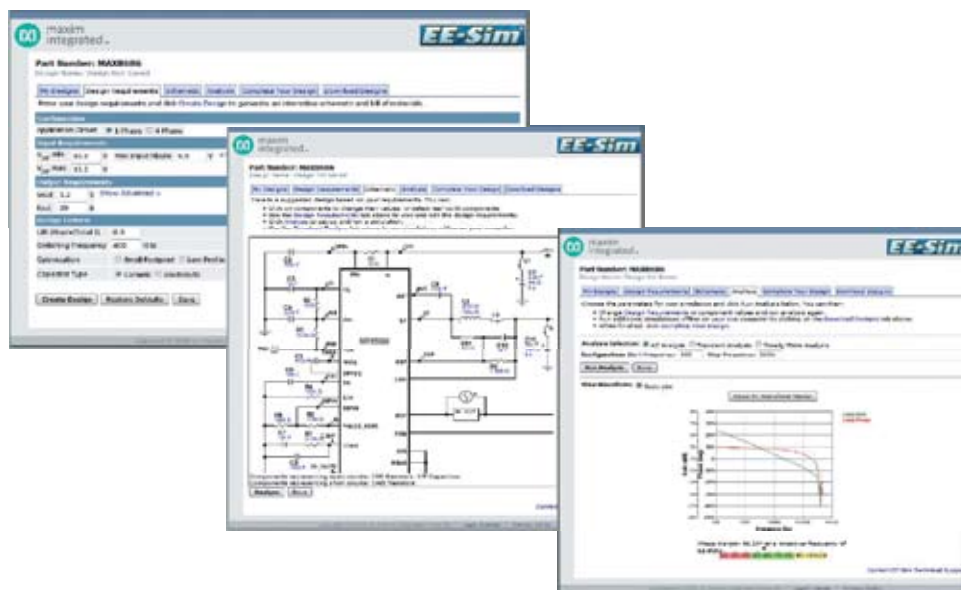


Рис. 10. Внешний вид утилиты EE-Sim

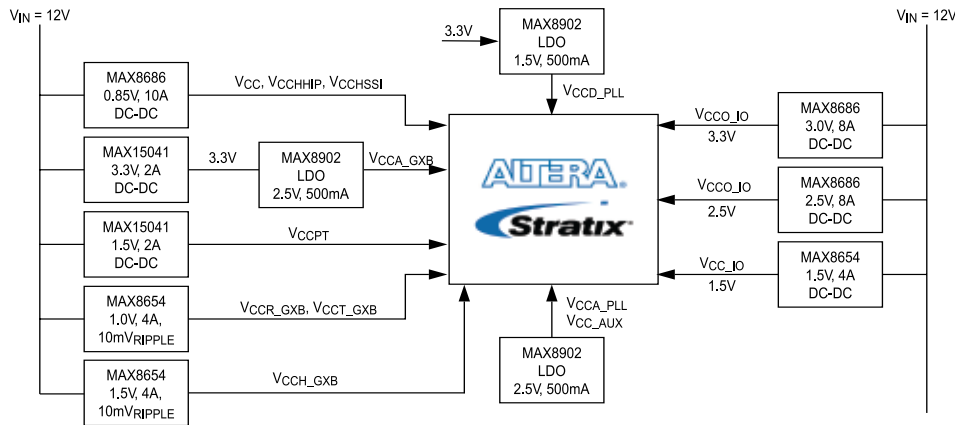


Рис. 11. Пример реализации системы питания ПЛИС Altera Stratix V [1, стр.12]

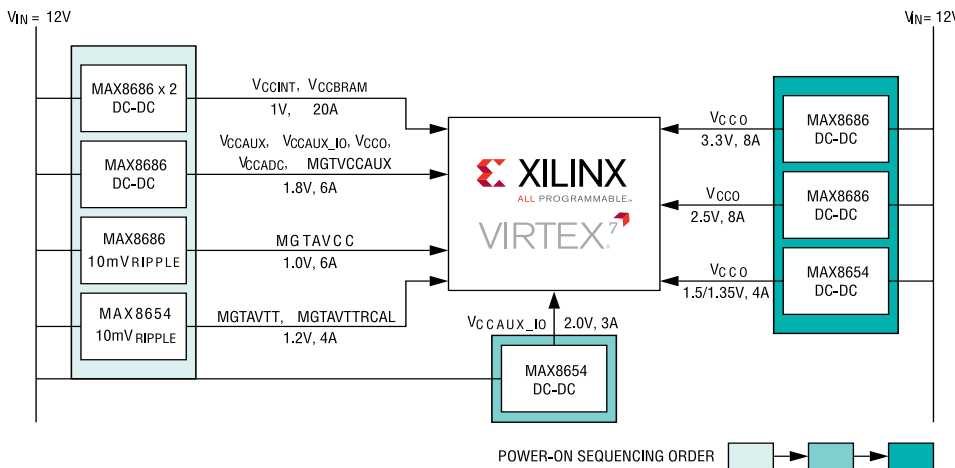


Рис. 12. Пример реализации системы питания ПЛИС Xilinx Virtex-7 [2, стр.15]

• выбрать наиболее подходящее решение по каждому из каналов питания.

С первыми двумя шагами мы уже разобрались, остается сделать прогноз по току, потребляемому микросхемой ПЛИС от источников питания. Для того, чтобы упростить выбор, компании Altera и Xilinx предоставляют инженерам утилиты для расчета потребляемой мощности в зависимости от конкретной модели ПЛИС, сложности проекта и реализованного алгоритма цифровой обработки.

Компания Altera предоставляет два инструмента для расчета потребляемой мощности — утилиту “PowerPlay Early Power Estimator”, доступную на веб-сайте компании (www.altera.com), а также встроенный в среду разработки Quartus II модуль. Первая утилита представляет собой Excel-таблицу, в которую необходимо в качестве исходных данных ввести основные параметры ядра цифровой обработки. Вторая утилита несколько более удобна, поскольку позволяет выполнять оценку токопотребления по мере готовности ядра цифровой обработки. Аналогичная утилита от Xilinx носит наименование “XPower Estimator (XPE)”.

После того, как требования сформированы, необходимо выбрать конкретную модель источника питания для каждого канала питания ПЛИС, ру-

ководствуясь такими критериями, как размер, стоимость, эффективность, простота применения. Компания Maxim Integrated, со своей стороны, предоставляет разработчикам интерактивное руководство по выбору источников питания для ПЛИС [7].

В завершении цикла разработки схемы питания микросхемы ПЛИС, когда выбраны модели микросхем питания, разработчик может воспользоваться утилитой “Maxim Integrated EE-Sim” [8] (рисунок 10), реализованной в виде веб-приложения, которая позволяет для конкретной модели источника питания задать исходные данные, выбрать стратегию оптимизации (размер, эффективность) и рассчитать основные характеристики полученной электрической схемы. Рассмотрим в качестве примеров способ организации системы питания ПЛИС семейств Altera Stratix V и Xilinx Virtex-7 (рисунки 11, 12) от источника напряжения 12 В.

Схема питания Altera Stratix V (рисунок 11) содержит десять каналов питания, три из которых критичны к помехам от импульсных преобразователей, формируются при помощи линейных стабилизаторов — VCCA_PLL, VCCD_PLL (питание внутренних систем ФАПЧ и распределение тактового сигнала), и VCCA_GXB (аналоговое пи-

тание гигабитных приемопередатчиков). Каналы питания VCCR_GXB, VCCT_GXB, VCCN_GXB реализованы на базе импульсных преобразователей с низким уровнем пульсаций на выходе (среднеквадратическое значение 10 мВ).

Система питания ПЛИС Xilinx Virtex-7 (рисунок 12) в некоторой степени схожа с предыдущим примером, но содержит восемь каналов, два из которых реализованы при помощи импульсных стабилизаторов с низким уровнем пульсаций. Остальные каналы формируются импульсными преобразователями без особых требований по уровню пульсаций на выходе.

Подробные руководства по выбору и применению, средства разработки источников питания микросхем ПЛИС доступны на веб-сайтах компаний Altera, Maxim Integrated, Xilinx.

Заключение

На протяжении двух десятилетий компания Maxim Integrated является лидером в области производства микросхем аналоговой обработки сигнала и микросхем со смешанной структурой. Портфолио компании позволяет организовать инфраструктуру ПЛИС практически для всех случаев жизни. Это источники питания, датчики, обработка аналогового сигнала, преобразование сигналов из аналоговой области в цифровую и обратно, защита алгоритмов цифровой обработки от несанкционированного доступа, формирование и распределение тактового сигнала, и др. Стратегическое сотрудничество Maxim Integrated с такими компаниями, как Altera и Xilinx, позволяет потребителю получить комплексное решение в области аппаратно-программных комплексов на базе ПЛИС. Сеть дистрибуции и служба технической поддержки компании Maxim Integrated позволяют сократить срок разработки конечного решения и обеспечить гарантированные поставки на этапах жизненного цикла изделия.

Литература

1. PG5386. Analog Solutions for Altera FPGAs.pdf
2. Xilinx-FPGA-Product-Guide.pdf
3. ETSI ETS 300 132-2. Equipment Engineering (EE); Power supply interface at the input to telecommunications equipment; Part 2: Operated by direct current (dc)
4. www.maximintegrated.com
5. www.altera.com
6. www.xilinx.com
7. <http://www.maximintegrated.com/solutions/fpga-power/>
8. http://www.maximintegrated.com/ee_sim/

Получение технической информации, заказ образцов, поставка – e-mail: analog.vesti@compel.ru